

DERWENT-ACC-NO: 1996-142802

DERWENT-WEEK: 199615

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Printed-wiring board - has external inspection lands
connected to main connection land where external terminal
mounted semiconductor device is soldered

PATENT-ASSIGNEE: HITACHI LTD[HITA]

PRIORITY-DATA: 1994JP-0167633 (July 20, 1994)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES
MAIN-IPC			
JP 08029473 A	February 2, 1996	N/A	006 G01R
031/02			

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP 08029473A	N/A	1994JP-0167633	July 20, 1994

INT-CL (IPC): G01R031/02

ABSTRACTED-PUB-NO: JP 08029473A

BASIC-ABSTRACT:

The board has a main connection land (4) by which external terminal of
mounted
semiconductor device is fixed. The connection land is divided into a first
auxiliary land (4a) and a second auxiliary land (4b). A first inspection land
(5) formed at arbitrary position beside the semiconductor device, is
connected
to the first auxiliary land by a wiring pattern (3a).

A second inspection land (6) formed at arbitrary position beside the
semiconductor device, is connected to the second auxiliary land by a wiring
pattern (4b). Each auxiliary land is fixed to a common solder bump (1a).

ADVANTAGE - Facilitates connection inspection of semiconductor device without contacting its external terminals and without using X-ray.

CHOSEN-DRAWING: Dwg.2/5

TITLE-TERMS: PRINT WIRE BOARD EXTERNAL INSPECT LAND CONNECT
MAIN CONNECT LAND
EXTERNAL TERMINAL MOUNT SEMICONDUCTOR DEVICE SOLDER

DERWENT-CLASS: S01 V04

EPI-CODES: S01-G04; V04-Q05;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N1996-119594

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-29473

(43) 公開日 平成8年(1996)2月2日

(51) Int.Cl.⁶
G 0 1 R 31/02

識別記号

片内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数3 O L (全6頁)

(21) 出願番号 特願平6-167633

(22) 出願日 平成6年(1994)7月20日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 飛田 昭博

東京都青梅市今井2326番地 株式会社日立
製作所デバイス開発センタ内

(72) 発明者 白井 優之

東京都青梅市今井2326番地 株式会社日立
製作所デバイス開発センタ内

(72) 発明者 三輪 孝志

東京都青梅市今井2326番地 株式会社日立
製作所デバイス開発センタ内

(74) 代理人 弁理士 筒井 大和

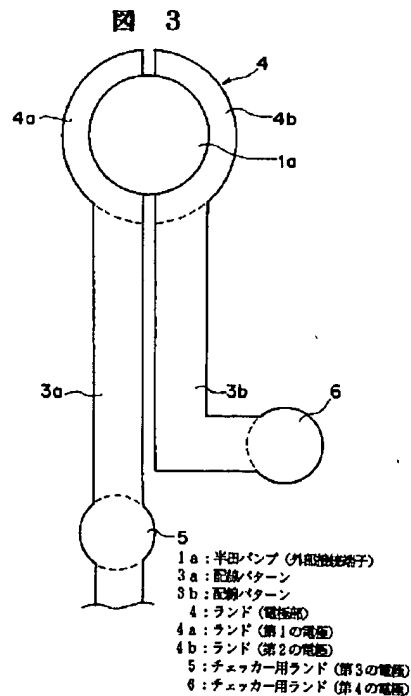
最終頁に続く

(54) 【発明の名称】 プリント配線板

(57) 【要約】

【目的】 半導体装置の接続端子とプリント配線板の電極部との電気的接続検査を確実に行う。

【構成】 半導体装置を接続するためのランド4は、中心部からランド4aとランド4bとに2分割され、ランド4aには所定の接続先に接続された配線パターン3aが接続され、その一部は半導体装置の周辺外において、チェッカー用ランド5が任意の位置に設けられ、ランド4bに接続された配線パターン3bにも半導体装置の周辺外における任意の位置にチェッカー用ランド6が設けられる。半田バンプ1aをランド4aとランド4bとの両方に係合するように接着固定し、チェッカー用ランド5とチェッカー用ランド6との間の電気的導通をチェックする。



1

【特許請求の範囲】

【請求項1】 半導体装置の複数の外部接続端子を接続固定するそれぞれの電極部が、第1の電極と第2の電極とに分割され、前記半導体装置の周辺外における任意の位置に前記第1の電極と導通した第3の電極と、前記半導体装置の周辺外における任意の位置に前記第2の電極と導通した第4の電極とを設け、前記第1の電極と前記第2の電極とが前記外部接続端子に係合する状態で接着固定し、前記第3の電極と前記第4の電極との導通検査を行い得るようにされてなることを特徴とするプリント配線板。

【請求項2】 前記第1の電極または前記第2の電極から配線されている配線パターンが、所定の接続先に配線されていることを特徴とする請求項1記載のプリント配線板。

【請求項3】 前記第1の電極および前記第2の電極が、表面実装形半導体装置を実装する形状であることを特徴とする請求項1または2記載のプリント配線板。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、プリント配線板に関し、特に、BGA形半導体装置を実装するプリント配線板における電極部と半導体装置との電気的接続検査に適用して有効な技術に関するものである。

【0002】

【従来の技術】本発明者が検討したところによれば、プリント基板の裏面に球形の半田からなるバンパをアレイ状に並べたBGA形半導体装置などをプリント配線板に実装した後の電気的接続検査は、半導体装置の中心部近傍のプリント配線板の電極部と半導体装置のバンパとの接続が外観検査では確認できないために、X線によりプリント配線板の電極部と半導体装置のバンパとの接続部をモニタし、作業者の目視によって検査を行っている。

【0003】なお、BGA形半導体装置の検査技術について開示されている例として、日経マグロウヒル社発行「日経エレクトロニクス」1993年8月2日号、P104がある。

【0004】

【発明が解決しようとする課題】ところが、上記のような電気的接続検査の方法では、次のような問題点があることが本発明者により見出された。

【0005】すなわち、X線による画像では、解像度が低いために誤判定や不良品の見逃しなどが発生してしまう恐れがある。また、作業者の熟練度の違いなどから検査精度のばらつきが生じる恐れもある。

【0006】本発明の目的は、半導体装置の接続端子とプリント配線板の電極部との電気的接続検査を確実に容易に行うことのできるプリント配線板を提供することにある。

【0007】本発明の前記ならびにその他の目的と新規

2

な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0008】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0009】すなわち、本発明のプリント配線板は、半導体装置の複数の外部接続端子を接続固定するそれぞれの電極部が、第1の電極と第2の電極とに分割され、半導体装置の周辺外における任意の位置に第1の電極と導通した第3の電極と、半導体装置の周辺外における任意の位置に第2の電極と導通した第4の電極とを設け、第1の電極と第2の電極とが外部接続端子に係合する状態で接着固定し、第3の電極と第4の電極との導通検査を行うものである。

【0010】また、本発明のプリント配線板は、第1の電極または第2の電極のどちらか一方から配線されている配線パターンが、所定の接続先に配線されているものである。

【0011】さらに、本発明のプリント配線板は、第1の電極および第2の電極が、表面実装形半導体装置を実装する形状よりなるものである。

【0012】

【作用】上記のような構成のプリント配線板によれば、第1の電極および第2の電極に半導体装置の外部接続端子を固定させ、第3の電極および第4の電極の電気的導通の検査を行うことによって、半導体装置の外部接続端子とプリント配線板上に成形されたそれぞれの電極部との接続検査をすることができる。

【0013】それにより、接続検査を外観検査でなく、導通検査により行うことができるので、確実かつ容易に短時間で検査することができる。

【0014】

【実施例】以下、本発明の実施例を図面に基づいて詳細に説明する。

【0015】（実施例1）図1は、本発明の実施例1によるプリント配線板の要部断面図、図2は、本発明の実施例1によるプリント配線板に配線された配線パターンにおける電極部の要部拡大図、図3は、本発明の実施例1による電極部にBGA形半導体装置の半田バンパを搭載したプリント配線板に配線された配線パターンの要部説明図である。

【0016】本実施例1において、BGA形の半導体装置1を実装する、たとえば、ガラスエポキシ樹脂からなるプリント配線板2上には、それぞれの所定の接続先に配線されている配線パターン3によって電気回路が形成されている。

【0017】また、半導体装置1の接続部である電極は、球形の半田からなる半田バンパ外部接続端子1aがアレイ状に並べられており、この半田バンパ1aと配

3

線パターン3の電極部であるランド（電極部）4とが半田などによって接着固定され、電氣的接続を得ている。

【0018】さらに、これら配線パターン3、ランド4は、たとえば、銅箔により形成され、配線パターン3は、ドライフィルムなどのコーティング材料であるレジスト2aによって絶縁および保護されている。また、ランド4にはレジスト2aがコーティングされていない。

【0019】さらに、半導体装置1を接続するためのランド4の形状は、図2に示すように、ランド4が半円状にランド（第1の電極）4aとランド（第2の電極）4bとに2分割されており、ランド4aとランド4bとの分かれ目には銅箔はなく、レジスト（図示せず）がコーティングされることによって絶縁状態となっている。

【0020】また、それぞれのランド4a、4bには、それぞれの配線パターン3a、3bが形成されている。

【0021】そして、配線パターン3aは、所定の接続先に接続される。また、この配線パターン3aの一部は半導体装置1が位置する周辺外において、チェッカー用ランド（第3の電極）5が任意の位置に設けられる。

【0022】さらに、配線パターン3bの端部にも、半導体装置1が位置する周辺外の任意の位置にチェッカー用ランド（第4の電極）6が設けられる。また、これらランド4a、4bは、半導体装置1の半田バンプ1aを接着固定するランド4のすべてに設けられる。

【0023】次に、本実施例の作用について説明する。

【0024】半導体装置1のそれぞれの半田バンプ1aが、プリント配線板2のランド4におけるランド4a、4bに半田により接着固定される。これら半円状のランド4a、4bと半田バンプ1aとを接着すると、図3に示すように、半田バンプ1aがランド4aとランド4bとの両方に係合するように接着固定されることになる。

【0025】そして、半導体装置1の半田バンプ1aとランド4との接着固定が終了すると、各々の半導体装置1の周辺外の任意の位置に設けられたチェッカー用ランド5とチェッカー用ランド6との間の電氣的導通をチェックする。

【0026】これら全ての各々のチェッカー用ランド5、6間の導通があれば、電氣的に接続されていることになり、半田バンプ1aとランド4との接続確認が行える。

【0027】また、これらチェッカーランド5、6間の導通検査は、たとえば、電氣的検査装置（図示せず）を用い、検査用の導電性のピンである、いわゆる、ボゴピンなどをそれぞれのランド5、6に接触させ、自動的に検査を行えるようにする。

【0028】よって、本実施例1によれば、2分割されたランド4a、4bにより、確実に短時間で電氣的接続検査を行うことができる。

【0029】また、本実施例1では、電気回路が成形されたプリント配線板2にランド4a、4bおよびチェッ

4

カー用ランド5、6を設けたが、たとえば、半導体装置1をスクリーニングするテストボード（図示せず）にランド4a、4bおよびチェッカー用ランド5、6を設け、スクリーニング時に不良品と判定された半導体装置1の接続検査をチェッカー用ランド5、6により行い、テストボードと半導体装置との接続不良による不良か、半導体装置1それ自体の不良かを判定するようにしてもよい。

【0030】（実施例2）図4は、本発明の実施例2によるプリント配線板に配線された配線パターンにおける電極部の要部拡大図である。

【0031】本実施例2においては、プリント配線板（図示せず）に設けられた半導体装置1の接続用のランド4が、図4に示すように、大きな円状からなるランド4aと、そのランド4aと同心の小さな円状からなるランド4bとにより2分割されており、その分かれ目には銅箔はなく、レジスト（図示せず）がコーティングされた絶縁状態となっている。

【0032】ランド4aの配線パターン3aは所定の接続先に接続され、配線パターン3aの一部は、半導体装置1が位置する周辺外においてチェッカー用ランド5が任意の位置に設けられる。

【0033】さらに、配線パターン3bの端部においても、半導体装置1が位置する周辺外の任意の位置にチェッカー用ランド6が設けられる。また、これらランド4a、4bは、半導体装置1の半田バンプ1aを接着固定するランド4のすべてに設けられる。

【0034】そして、半導体装置1のそれぞれの半田バンプ1aをプリント配線板のランド4におけるランド4aとランド4bとの両方に係合するように半田により接着固定し、各々の半導体装置1周辺外の任意の位置に設けられたチェッカー用ランド5とチェッカー用ランド6との間の電氣的導通をチェックする。

【0035】本実施例においても、これらチェッカーランド5、6間の導通検査は、たとえば、電氣的検査装置を用い、検査用の導電性のピンである、いわゆる、ボゴピンなどをそれぞれのランド5、6に接触させ、自動的に検査を行えるようにする。

【0036】よって、本実施例2においても、2分割されたランド4a、4bにより、確実に短時間で電氣的接続検査を行うことができる。

【0037】また、本実施例2においても、電気回路が成形されたプリント配線板にランド4a、4bおよびチェッカー用ランド5、6を設けたが、たとえば、半導体装置1をスクリーニングするテストボードにランド4a、4bおよびチェッカー用ランド5、6を設け、スクリーニング時に不良品と判定された半導体装置1の接続検査をチェッカー用ランド5、6により行い、テストボードと半導体装置との接続不良による不良か、半導体装置1それ自体の不良かを判定するようにしてもよい。

【0038】以上、本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものでなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0039】たとえば、前記実施例1、2では、プリント配線板にBGA形半導体装置1を実装した時の電氣的接続検査であったが、表面実装PGA形半導体装置などの半導体装置中心部近傍の外部接続端子ピンの接続状況が確認しにくい、表面実装タイプの半導体装置に用いても効果は同様である。

【0040】また、ランド4a、4bは、前記実施例1、2以外の形状でもよく、図5(a)に示すように、ランド4aがランド4bよりも大きい半円状となったランド4および図5(b)に示すように、ランド4bが三角形状となったランド4など、ランド4が2分割され、2分割されたそれぞれのランド4a、4bと半田バンプ(図示せず)とが係合するように接続する形状であればよい。

【0041】

【発明の効果】本願によって開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【0042】(1)本発明によれば、第1の電極および第2の電極に半導体装置の外部接続端子を固定させ、第3の電極および第4の電極の電氣的導通の検査を行うことによって、半導体装置の外部接続端子とプリント配線板上に成形されたそれぞれの電極部との接続検査をすることができる。

【0043】(2)また、本発明では、第1の電極または第2の電極のどちらか一方の配線パターンを所定の接続先に配線することにより、プリント配線板上に電気回路を形成できる。

【0044】(3)さらに、本発明においては、第1の

電極および第2の電極が、表面実装形半導体装置を接着固定する電極部であるプリント配線板とすることにより、X線などを用いた外観検査が不要となり、接続検査を導通検査により行えるので、確実かつ容易に短時間で検査することができる。

【図面の簡単な説明】

【図1】本発明の実施例1によるプリント配線板の要部断面図である。

【図2】本発明の実施例1によるプリント配線板に配線された配線パターンにおける電極部の要部拡大図である。

【図3】本発明の実施例1による電極部にBGA形半導体装置の半田バンプを搭載したプリント配線板に配線された配線パターンの要部説明図である。

【図4】本発明の実施例2によるプリント配線板に配線された配線パターンにおける電極部の要部拡大図である。

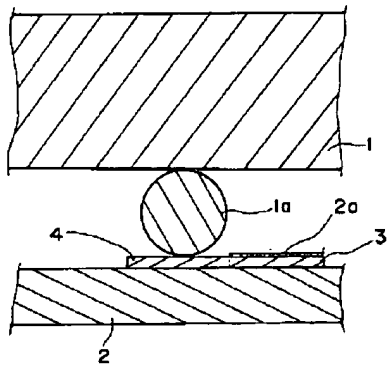
【図5】(a)、(b)は、本発明の他の実施例によるプリント配線板に配線された配線パターンにおける電極部の要部拡大図である。

【符号の説明】

- 1 半導体装置
- 1a 半田バンプ(外部接続端子)
- 2 プリント配線板
- 2a レジスト
- 3 配線パターン
- 3a 配線パターン
- 3b 配線パターン
- 4 ランド(電極部)
- 4a ランド(第1の電極)
- 4b ランド(第2の電極)
- 5 チェッカー用ランド(第3の電極)
- 6 チェッカー用ランド(第4の電極)

【図1】

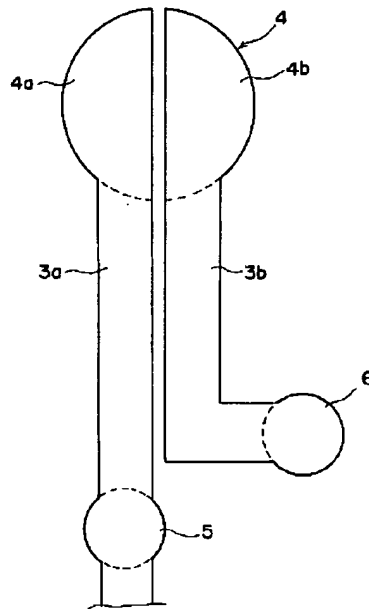
図 1



1: 半導体装置
2: プリント配線板
3: 配線パターン

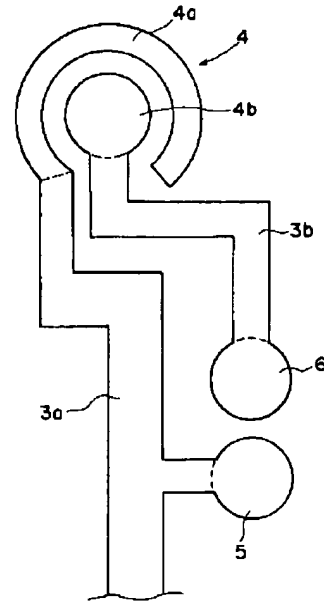
【図2】

図 2



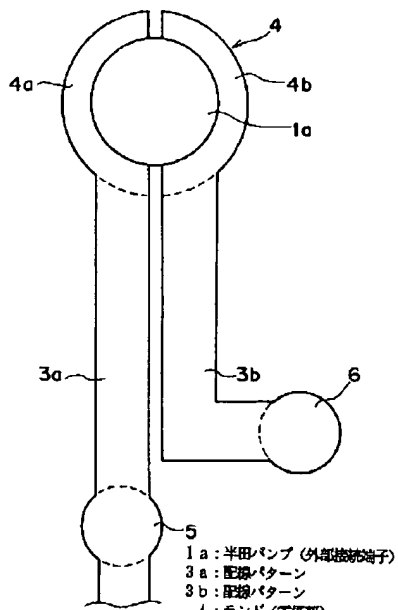
【図4】

図 4



【図3】

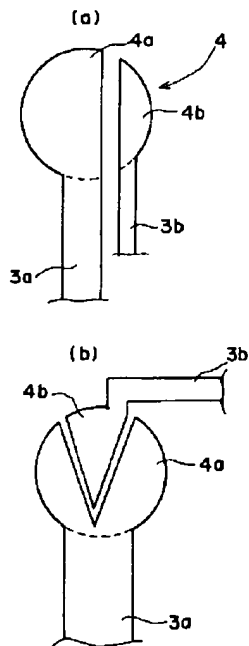
図 3



1a: 半田ポンプ (外部接続端子)
3a: 配線パターン
3b: 配線パターン
4: ランド (電極部)
4a: ランド (第1の電極)
4b: ランド (第2の電極)
5: チェッカー用ランド (第3の電極)
6: チェッカー用ランド (第4の電極)

【図5】

図 5



フロントページの続き

(72)発明者 窪田 実
東京都青梅市今井2326番地 株式会社日立
製作所デバイス開発センタ内

(72)発明者 黒田 宏
東京都青梅市今井2326番地 株式会社日立
製作所デバイス開発センタ内

(72)発明者 白石 智宏
東京都青梅市今井2326番地 株式会社日立
製作所デバイス開発センタ内

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] Especially this invention is applied to electrical installation inspection with the polar zone and semiconductor device in the printed wired board which mounts a BGA form semiconductor device about a printed wired board, and relates to effective technology.

[0002]

[Description of the Prior Art] According to the place which this invention person examined, since, as for the electrical installation inspection after mounting the BGA form semiconductor device which arranged in in the shape of an array the bump who becomes the rear face of a printed circuit board from globular form solder in a printed wired board, connection with the polar zone of the printed wired board near the core of a semiconductor device and the bump of a semiconductor device cannot check by visual inspection, the monitor of the connection of the polar zone of a printed wired board and the bump of a semiconductor device is carried out with an X-ray, and it is inspecting by viewing of an operator.

[0003] In addition, there are the Nikkei tuna UHIRU issue "Nikkei electronics" August 2, 1993 issue and P104 as an example currently indicated about the inspection technology of a BGA form semiconductor device.

[0004]

[Problem(s) to be Solved by the Invention] However, it was found out by this invention person by the method of the above electrical installation inspection that there is a trouble [like / next].

[0005] That is, by the image by the X-ray, since resolution is low, there is a possibility that an incorrect judging, overlooking of a defective, etc. may occur. Moreover, there is also a possibility that dispersion in inspection precision may arise from the difference in an operator's level of skill etc.

[0006] The purpose of this invention is to offer the printed wired board which can ensure easily electrical installation inspection with the end-connection child of a semiconductor device, and the polar zone of a printed wired board.

[0007] The other purposes and the new feature will become clear from description and the accompanying drawing of this specification along [said] this invention.

[0008]

[Means for Solving the Problem] It will be as follows if an outline of a typical thing is briefly

explained among invention indicated in this application.

[0009] Namely, each polar zone which carries out connection immobilization of two or more external end-connection children of a semiconductor device a printed wired board of this invention The 3rd electrode which was divided into the 1st electrode and 2nd electrode and flowed with the 1st electrode in a location of arbitration outside the circumference of a semiconductor device, The 2nd electrode and the 4th electrode which flowed are prepared in a location of arbitration outside the circumference of a semiconductor device, adhesion immobilization is carried out in the condition that the 1st electrode and 2nd electrode engage with an external end-connection child, and flow inspection with the 3rd electrode and the 4th electrode is conducted.

[0010] Moreover, a circuit pattern with which a printed wired board of this invention is wired from either the 1st electrode or the 2nd electrode is wired by predetermined connection place.

[0011] Furthermore, a printed wired board of this invention consists of a configuration in which the 1st electrode and 2nd electrode mount a surface mount form semiconductor device.

[0012]

[Function] According to the printed wired board of the above configurations, connection inspection with each polar zone fabricated on the printed wired board with the external end-connection child of a semiconductor device can be carried out by making the external end-connection child of a semiconductor device fix to the 1st electrode and 2nd electrode, and inspecting the electric flow of the 3rd electrode and the 4th electrode.

[0013] Thereby, since connection inspection can be conducted not by visual inspection but by flow inspection, it can inspect certainly and easily in a short time.

[0014]

[Example] Hereafter, the example of this invention is explained to details based on a drawing.

[0015] (Example 1) The important section enlarged view of the polar zone in the circuit pattern with which the important section cross section of the printed wired board according [drawing 1] to the example 1 of this invention and drawing 2 were wired by the printed wired board by the example 1 of this invention, and drawing 3 are important section explanatory drawings of the circuit pattern wired by the printed wired board which carried the solder bump of a BGA form semiconductor device in the polar zone by the example 1 of this invention.

[0016] In this example 1, the semiconductor device 1 of a BGA form is mounted, for example, the electrical circuit is formed with the circuit pattern 3 currently wired by each predetermined connection place on the printed wired board 2 which consists of a glass epoxy resin.

[0017] Moreover, with solder etc., adhesion immobilization was carried out and the land (polar zone) 4 solder bump external end-connection child 1a which the electrode which is the connection of a semiconductor device 1 becomes from globular form solder is arranged in in the shape of an array, and is [land] the polar zone of this solder bump 1a and a circuit pattern 3 has obtained electrical installation.

[0018] Furthermore, these circuit patterns 3 and a land 4 are formed of copper foil, and the circuit pattern 3 is insulated and protected by resist 2a which is charges of a coating material, such as a dry film. Moreover, coating of the resist 2a is not carried out to a land 4.

[0019] Furthermore, as the configuration of the land 4 for connecting a semiconductor device 1 is shown in drawing 2, 2 ****s of lands 4 are made into the shape of a semicircle at land (1st electrode) 4a and land (2nd electrode) 4b, there is no copper foil in the turning point of land 4a and land 4b, and it is in the insulating condition by carrying out coating of the resist (not shown).

[0020] Moreover, each circuit pattern 3a and 3b is formed in each land 4a and 4b.

[0021] And circuit pattern 3a is connected to a predetermined connection place. Moreover, as for a part of this circuit pattern 3a, the land 5 for checkers (the 3rd electrode) is formed in the location of arbitration outside the circumference in which a semiconductor device 1 is located.

[0022] Furthermore, the land 6 for checkers (the 4th electrode) is formed in the location of the arbitration outside the circumference where a semiconductor device 1 is located also in the edge of circuit pattern 3b. Moreover, these lands 4a and 4b are formed in all the lands 4 that carry out adhesion immobilization of the solder bump 1a of a semiconductor device 1.

[0023] Next, an operation of this example is explained.

[0024] Adhesion immobilization of each solder bump 1a of a semiconductor device 1 is carried out with solder at the lands 4a and 4b in the land 4 of a printed wired board 2. When the these semicircle-like lands 4a and 4b and solder bump 1a are pasted up, as shown in drawing 3, adhesion immobilization will be carried out so that solder bump 1a may engage with both land 4a and land 4b.

[0025] And termination of adhesion immobilization with solder bump 1a of a semiconductor device 1 and a land 4 checks the electric flow between the lands 5 for checkers and the lands 6 for checkers which were prepared in the location of the arbitration outside the circumference of each semiconductor device 1.

[0026] If there is a flow between these lands 5 for all each checkers and 6, it will connect electrically and the connection confirm of solder bump 1a and a land 4 can be performed.

[0027] Moreover, the flow inspection between these checkered land 5 and 6 contacts the so-called POGO pin which is a checking conductive pin to each land 5 and 6, and it enables it to inspect it automatically using electric test equipment (not shown).

[0028] Therefore, according to this example 1, the lands 4a and 4b divided into two can perform electrical installation inspection in a short time.

[0029] Moreover, although Lands 4a and 4b and the lands 5 and 6 for checkers were formed in the printed wired board 2 by which the electrical circuit was fabricated in this example 1 For example, Lands 4a and 4b and the lands 5 and 6 for checkers are formed in the test board (not shown) which screens a semiconductor device 1. Connection inspection of the semiconductor device 1 judged at the time of screening to be a defective is conducted by the lands 5 and 6 for checkers, and you may make it judge the defect by the faulty connection of a test board and a semiconductor device, and the defect of semiconductor device 1 itself.

[0030] (Example 2) Drawing 4 is the important section enlarged view of the polar zone in the circuit pattern wired by the printed wired board by the example 2 of this invention.

[0031] In this example 2, 2 ****s of the lands 4 for connection of the semiconductor device 1 formed in the printed wired board (not shown) are carried out by land 4b which consists of the shape of a circle with land 4a which consists of the shape of a big circle, its land 4a, and this heart small as shown in drawing 4, there is no copper foil in the turning point, and

it is in the insulating condition that coating of the resist (not shown) was carried out.

[0032] Circuit pattern 3 of land 4a is connected to a predetermined connection place, and, as for a part of circuit pattern 3a, the land 5 for checkers is formed in the location of arbitration outside the circumference in which a semiconductor device 1 is located.

[0033] Furthermore, also in the edge of circuit pattern 3b, the land 6 for checkers is formed in the location of the arbitration outside the circumference in which a semiconductor device 1 is located. Moreover, these lands 4a and 4b are formed in all the lands 4 that carry out adhesion immobilization of the solder bump 1a of a semiconductor device 1.

[0034] And adhesion immobilization is carried out with solder so that it may engage with both land 4a and land 4b, and the electric flow between the lands 5 for checkers and the lands 6 for checkers which were prepared in the location of the arbitration outside each semiconductor device 1 circumference is checked. [in / for each solder bump 1a of a semiconductor device 1 / the land 4 of a printed wired board]

[0035] The flow inspection between these checkered land 5 and 6 contacts the so-called POGO pin which is a checking conductive pin to each land 5 and 6, and it enables it to inspect it automatically also in this example using electric test equipment.

[0036] Therefore, also in this example 2, the lands 4a and 4b divided into two can perform electrical installation inspection in a short time.

[0037] Moreover, although Lands 4a and 4b and the lands 5 and 6 for checkers were formed in the printed wired board by which the electrical circuit was fabricated also in this example 2 For example, Lands 4a and 4b and the lands 5 and 6 for checkers are formed in the test board which screens a semiconductor device 1. Connection inspection of the semiconductor device 1 judged at the time of screening to be a defective is conducted by the lands 5 and 6 for checkers, and you may make it judge the defect by the faulty connection of a test board and a semiconductor device, and the defect of semiconductor device 1 itself.

[0038] As mentioned above, although invention made by this invention person was concretely explained based on the example, it cannot be overemphasized that it can change variously in the range which this invention is not limited to said example and does not deviate from the summary.

[0039] For example, although it was electrical installation inspection when mounting the BGA form semiconductor device 1 in a printed wired board in said examples 1 and 2, the effect is the same even if it uses for the semiconductor device of the surface mount type which the connection condition of the external end-connection child pin near [, such as a surface mount PGA form semiconductor device,] the semiconductor device core cannot check easily.

[0040] Moreover, as said example 1 and configurations other than two are sufficient as Lands 4a and 4b and they are shown in drawing 5 (a) As shown in the land 4 and drawing 5 (b) from which land 4a became the shape of a larger semicircle than land 4b What is necessary is just the configuration connected so that each land 4a and 4b which 2 ****s of lands 4 were carried out, and was divided into two, such as the land 4 which land 4b consisted triangle-like of, and a solder bump (not shown) may be engaged.

[0041]

[Effect of the Invention] It will be as follows if the effect acquired by the typical thing among invention indicated by this application is explained briefly.

[0042] (1) According to this invention, connection inspection with each polar zone

fabricated on the printed wired board with the external end-connection child of a semiconductor device can be carried out by making the external end-connection child of a semiconductor device fix to the 1st electrode and 2nd electrode, and inspecting the electric flow of the 3rd electrode and the 4th electrode.

[0043] (2) Moreover, in this invention, an electrical circuit can be formed on a printed wired board by wiring a predetermined connection place in one of the circuit patterns of the 1st electrode or the 2nd electrode.

[0044] (3) Since the visual inspection using an X-ray etc. becomes unnecessary and connection inspection can be further conducted by flow inspection when the 1st electrode and 2nd electrode use a surface mount form semiconductor device as the printed wired board which is the polar zone which carries out adhesion immobilization in this invention, it can inspect certainly and easily in a short time.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The 3rd electrode which each polar zone which carries out connection immobilization of two or more external end-connection children of a semiconductor device was divided into the 1st electrode and 2nd electrode, and flowed with said 1st electrode in a location of arbitration outside the circumference of said semiconductor device, Said 2nd electrode and the 4th electrode which flowed are prepared in a location of arbitration outside the circumference of said semiconductor device. A printed wired board which carries out adhesion immobilization in the condition that said the 1st electrode and said 2nd electrode engage with said external end-connection child, and is characterized by being able to conduct flow inspection with said 3rd electrode and said 4th electrode, and coming to be made.

[Claim 2] A printed wired board according to claim 1 to which a circuit pattern currently wired from said the 1st electrode or said 2nd electrode is characterized by a predetermined connection place wiring.

[Claim 3] A printed wired board according to claim 1 or 2 characterized by said the 1st electrode and said 2nd electrode being the configuration which mounts a surface mount form semiconductor device.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the important section cross section of the printed wired board by the example 1 of this invention.

[Drawing 2] It is the important section enlarged view of the polar zone in the circuit pattern wired by the printed wired board by the example 1 of this invention.

[Drawing 3] It is important section explanatory drawing of the circuit pattern wired by the printed wired board which carried the solder bump of a BGA form semiconductor device in the polar zone by the example 1 of this invention.

[Drawing 4] It is the important section enlarged view of the polar zone in the circuit pattern wired by the printed wired board by the example 2 of this invention.

[Drawing 5] (a) and (b) are the important section enlarged views of the polar zone in the circuit pattern wired by the printed wired board by other examples of this invention.

[Description of Notations]

1 Semiconductor Device

1a Solder bump (external end-connection child)

2 Printed Wired Board

2a Resist

3 Circuit Pattern

3a Circuit pattern

3b Circuit pattern

4 Land (Polar Zone)

4a Land (the 1st electrode)

4b Land (the 2nd electrode)

5 Land for Checkers (3rd Electrode)

6 Land for Checkers (4th Electrode)

[Translation done.]